

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 05-048360

(43)Date of publication of application : 26.02.1993

(51)Int.Cl.

H03G 3/30
H03F 1/52
H03F 3/191

(21)Application number : 03-288206

(71)Applicant : CHIYUUNAA KK

(22)Date of filing : 15.08.1991

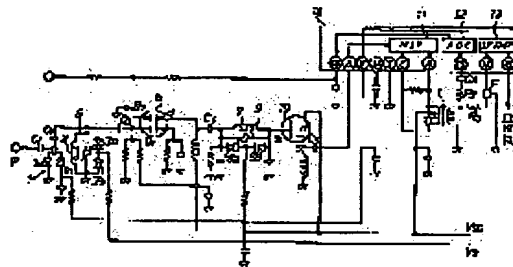
(72)Inventor : OHASHI TAMAKI

(54) RADIO RECEIVER

(57)Abstract:

PURPOSE: To obtain a remarkable attenuation by connecting a series circuit comprising a damping capacitor and an attenuation circuit consisting of a PIN diode driven by an AGC voltage, in parallel with an antenna tuning circuit.

CONSTITUTION: When an electric field strength of an input signal from an antenna input terminal P is increased, an AGC voltage for PIN diode drive outputted from a gain control circuit 12 of an FM front end IC 14 gets higher. Thus, an attenuation circuit 1 is driven, the impedance of the circuit is reduced and a signal inputted to an input terminal P is attenuated corresponding to the impedance ratio of the attenuation circuit 1 and an input capacitor C1. Then the selectivity of an antenna tuning circuit 5 is reduced by the impedance decrease in the attenuation circuit 1 to obtain a remarkable attenuation effect. As a result, varactor diodes 3a,3b being components of the antenna tuning circuit 5 are protected from the input signal whose electric field strength is high.



LEGAL STATUS

[Date of request for examination] 15.06.1998

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number] 3292956

[Date of registration] 05.04.2002

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

THIS PAGE BLANK (USPTO)

(19)日本国特許庁(JP)

(12)公開特許公報(A)

(11)特許出願公開番号

特開平5-48360

(43)公開日 平成5年(1993)2月26日

(51)Int.Cl.⁵

識別記号

庁内整理番号

FI

技術表示箇所

H03G 3/30

E 7239-5J

H03F 1/52

Z 7239-5J

3/191

7328-5J

審査請求 未請求 請求項の数2(全4頁)

(21)出願番号 特願平3-288208

(22)出願日 平成3年(1991)8月15日

(71)出願人 390024327

チューナー株式会社

東京都田無市芝久保町2丁目11番16号

(72)発明者 大橋 環

東京都田無市芝久保町2丁目11番16号 チ

ューナー株式会社内

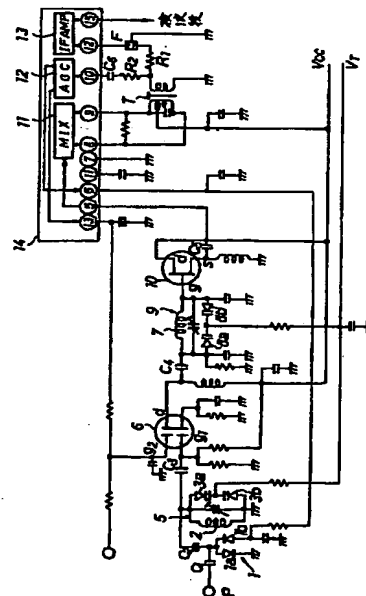
(74)代理人 弁理士 大内 俊治

(54)【発明の名称】 ラジオ受信機

(57)【要約】

【目的】 強電界の入力信号を大幅に減衰して、アンテナ同調回路の可変同調素子を保護すると共に、混変調歪の発生を防止する。

【構成】 後端に高周波増幅回路6を接続したアンテナ同調回路5に、感度特性を低下するダンピング用コンデンサC₂とAGC電圧により動作するピンダイオード1a, 1bから成る減衰回路1との直列回路を並列接続すると共に、この減衰回路1と前記コンデンサC₂との接続点に、入力コンデンサC₁を介して、アンテナ入力端Pを接続して成るものである。



【特許請求の範囲】

【請求項1】 後段に高周波増幅回路を接続したアンテナ同調回路に、選択度特性を低下するダンピング用コンデンサとAGC電圧により駆動するピンダイオードから成る減衰回路との直列回路を並列接続すると共に、該減衰回路と前記コンデンサとの接続点にコンデンサを介してアンテナ入力端を接続したことを特徴とするラジオ受信機。

【請求項2】 アンテナ入力端にAGC電圧により動作するピンダイオードから成る第2減衰回路を接続した請求項1記載のラジオ受信機。

【発明の詳細な説明】

【0001】

【産業上の利用分野】 本願は、強電界入力に対応するラジオ受信機に関する。

【従来の技術】 従来、図3で示すように、ANT入力端に入力コンデンサC20を介して同調コイル20、可変容量ダイオード21a、21b及び調整用コンデンサ22から成るバンドパス形のアンテナ同調回路23を接続すると共に、これに一对のピンダイオードから成る減衰回路24と、高周波電流を接地に落とすコンデンサC21、C22とから成るアンテナ同調回路23のダンピング回路25を並列接続し、かつアンテナ同調回路23をコンデンサC23を介して後段の高周波増幅素子26の第1ゲートに接続し、例えば周波数変換後の中間周波信号から得られるAGC信号により、前記減衰回路24を駆動して、強電界入力時に、そのインピーダンスを低下させてアンテナ同調回路23の共振インピーダンス特性即ち選択度特性を低下することにより、アンテナ入力信号を減衰し、これにより混変調歪などの発生を防止するラジオ受信機は公知である。

【0003】

【発明が解決しようとする課題】 ところが、上記した従来の構成によれば、ダンピング回路25において、減衰回路24に直列接続したコンデンサC21の存在により、その電圧降下分丈減衰量が制限を受けるという不都合を有し、従って強力な電界強度の入力信号の際に大きい減衰量を得るために、減衰回路24の駆動電流を増幅する必要があり、またコンデンサC21の容量を大きくして減衰効果を高めようとするときは、同調ずれを誘発すると共に、配線基板が大型化するという欠陥があった。

【0004】

【課題を解決するための手段】 そこで本願は、上記した従来のものの欠陥を改善するために、後段に高周波増幅回路を接続したアンテナ同調回路に、選択度特性を低下するダンピング用コンデンサとAGC電圧により駆動するピンダイオードから成る減衰回路との直列回路を並列接続すると共に、該減衰回路と前記コンデンサとの接続点にコンデンサを介してアンテナ入力端を接続して、大

幅な減衰量を得ることができるようにしたものである。

【0005】

【作用】 しかして、アンテナ入力端に入力する信号の電界強度が弱い場合には、AGC電圧も低いので、減衰回路のインピーダンスは高く、従って入力信号は、入力コンデンサ及びダンピング用コンデンサを介してアンテナ同調回路に入力して同調選択されたのち、結合コンデンサを介して後段の高周波増幅素子に入力して増幅される。上記において、アンテナ入力信号の電界強度が強くなると、AGC電圧も高くなるので、減衰回路が駆動して該回路のインピーダンスが低下し、アンテナ入力端に入力した信号は減衰回路と入力コンデンサとのインピーダンス比に相当して減衰すると共に、減衰回路のインピーダンス低下によりアンテナ同調回路のダンピング用コンデンサにより選択度特性も低下して大幅な減衰効果を得ることができる。

【0006】

【実施例】 以下図面にもとづいて、本願の実施例を詳述すると、図1において、アンテナ入力端Pは、入力コンデンサC1を介して選択度特性を低下するダンピング用コンデンサC2と一对のピンダイオード1a、1bから成る減衰回路1との直列接続点に接続してある。前記コンデンサC2と減衰回路1との直列回路には、同調コイル2と一对の可変容量ダイオード3a、3bと調整用コンデンサ4とから成るバンドパス型のアンテナ同調回路5が並列接続してあり、このアンテナ同調回路5の出力端には、結合コンデンサC3を介してMOSFETから成る高周波増幅素子6の第1ゲートg1が接続され、そのドレンドは、結合コンデンサC4を介して同調コイル7と一对の可変容量ダイオード8a、8bから成るπ型接続の高周波同調回路9に接続されたのち、ドレンが接地されたインピーダンス変換素子10のゲートgに接続してある。またインピーダンス変換素子10のソースSはコンデンサC5を介して周波数変換回路11、中間周波増幅回路13及び利得制御信号回路12から成るFMフロントエンドIC14（例えば三洋電機製LA1175）の周波数変換回路11の入力端子である第5端子に接続され、前記FMフロントエンドIC14のAGC電圧の出力端子である第6端子は、前記減衰回路1に接続してある。

【0007】 しかして、アンテナ入力端子に入力する信号の電界強度が弱い場合には、FMフロントエンドIC14の第6端子から出力するAGC電圧も低いので、減衰回路1のインピーダンスは高く、従って入力信号は入力コンデンサC1及びダンピング用コンデンサC2を介してアンテナ同調回路5に入力して同調選択されたのち、結合コンデンサC3を介して高周波増幅素子6の第1ゲートg1に入力して増幅され、その信号は、結合コンデンサC4を介してπ型の高周波同調回路9に入力し、該回路9で再度共振選択されたのち、ドレンが接地

されたインピーダンス変換素子10のゲートgに入力する。ここで π 型の高周波同調回路9はインピーダンスが高く、従って該回路9の出力をインピーダンス変換素子10のゲートgにより高入力インピーダンスで入力するので、高い選択度が得られる。前記インピーダンス変換素子10に入力した信号は、低出力インピーダンスに変換されてそのソースSから接合コンデンサC5を介してFMフロントエンドIC14の周波数変換回路11に第5端子から入力し、中間周波信号に変換されたのち、第8端子及び第9端子より夫々出力し、その出力は中間周波トランスT及び抵抗R1とセラミックスフィルタFとの直列回路を介して第12端子より中間周波増幅回路13に入力して増幅され、その増幅出力は第15端子から検波段に出力される。

【0008】また中間周波トランスTを経た広帯域の中間周波信号の一部は、抵抗R2とコンデンサC6の直列回路を介して第10端子より利得制御回路12に入力し、該回路12からは減衰回路1のピンダイオード駆動用のAGC電圧と、高周波増幅素子6の制御用のAGC電圧とが生じ、これらのAGC電圧は、第6端子及び第13端子より夫々出力する。

【0009】上記において、アンテナ入力信号の電界強度が強くなると、FMフロントエンドIC14の利得制御回路12より出力するピンダイオード駆動用のAGC電圧も高くなるので、減衰回路1が駆動して該回路のインピーダンスが低下し、アンテナ入力端に入力した信号は減衰回路1と入力コンデンサC1とのインピーダンス比に相当して減衰すると共に、減衰回路1のインピーダンス低下によりアンテナ同調回路4の選択度特性も低下して、大幅な減衰効果を得ることができる。

【0010】次いでさらに電界強度が強くなると、前記減衰回路1による減衰作用に加え、FMフロントエンドIC14の第13端子から高周波増幅素子6の第2ゲートg2に制御電圧が印加して高周波増幅素子6の増幅率を制御する。

【0011】図2は図1において、アンテナ入力端Pと入力コンデンサC1との間に、さらに入力コンデンサC6と一対のピンダイオード15a, 15bから成る第2減衰回路15を備えて成る他の実施例を示している。アンテナ入力端子Pに入力した信号は先ず前段の入力コンデンサC6と第2の減衰回路15とのインピーダンス比で減圧されたのち、後段の入力コンデンサC1と第1減衰回路とのインピーダンス比でさらに減圧されると共に、選択度特性の低下により、大幅な減衰効果を得ることができる。

【0012】

【発明の効果】以上のように、本願によれば、アンテナ同調回路に、ダイビング用コンデンサとAGC電圧により駆動するピンダイオードから成る減衰回路との直列回路を並列接続して成るので、大幅な減衰効果が得られてアンテナ同調回路を構成する可変容量ダイオードを電界強度の強い入力信号から保護することができると共に、同調変位をもたらす惧れもなく、また請求項2記載の構成によれば、アンテナ入力端において入力信号の減衰を行うので、強電界入力信号に対し特に有効であると共に、同調回路の隣接妨害の排除にも有効であるなどの利点を有する。

【図面の簡単な説明】

【図1】回路図

【図2】他の実施例における回路図

【図3】従来構成の回路図

【符号の説明】

P アンテナ入力端子

C1, C6 入力コンデンサ

C2 ダンピング用コンデンサ

1, 15 減衰回路

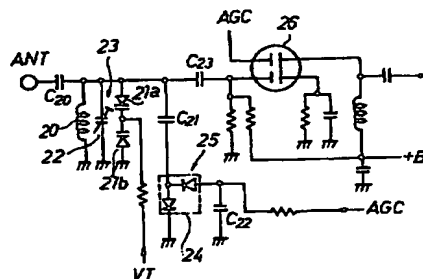
2, 7 同調コイル

3a, 3b, 8a, 8b 可変容量ダイオード

5 アンテナ同調回路

6 高周波増幅素子

【図3】



[illegible]